

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-150836

(43)公開日 平成6年(1994)5月31日

(51)IntCl.⁵

H 0 1 J 21/06

識別記号 庁内整理番号

7354-5E

F I

技術表示箇所

7354-5E 0615 12

審査請求 未請求 請求項の数3(全 6 頁)

(21)出願番号 特願平4-300015

(22)出願日 平成4年(1992)11月10日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 伊勢 智一

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

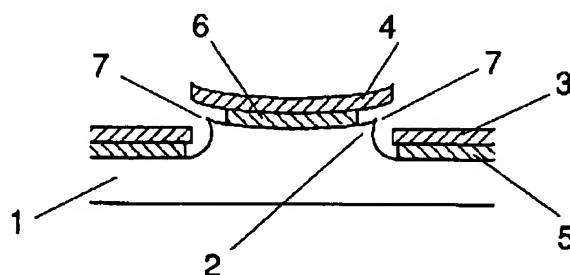
(74)代理人 弁理士 梅田 勝

(54)【発明の名称】 電界放出型真空管

(57)【要約】

【目的】 素子の実用化のために不可欠な、動作電圧の低減とアノード電流の増大を可能とする電界放出型真空管を提供する。

【構成】 Si等の電極基板1上に形成された電子放出体であるカソード電極2と、電極基板1上にSiO₂等の電気的絶縁層5を介して形成されたNb等のゲート電極3と、カソード電極2上に電気的絶縁層6を介して形成されたNb等のアノード電極4とにより構成される三極管である。ゲート電極3とアノード電極4は櫛形に形成され、共に噛み合う用に位置し、その隙間に線状に鋭角化した電子放出部7を有するカソード電極2が設けられ、真空中に露出している。そして、電子放出部7とアノード電極4との距離は、電子放出部7とゲート電極3との距離と同程度の大きさに形成されている。



【特許請求の範囲】

【請求項1】 電界効果により電子を真空中に放出する電子放出体が電極基板と電気的に導通した構造を成す電界放出型真空管において、前記電子放出体上に電気的絶縁層を介して形成された電極と、前記電極基板上に電気的絶縁層を介して形成された電極を備えたことを特徴とする電界放出型真空管。

【請求項2】 前記電子放出体において電子が放出される部位である電子放出部と前記電子放出体上に電気的絶縁層を介して形成された電極との距離が、前記電子放出部と前記電極基板上に電気的絶縁層を介して形成された電極との距離と同程度であることを特徴とする請求項1に記載の電界放出型真空管。

【請求項3】 前記電子放出体において電子が放出される部位である電子放出部が線状形状であることを特徴とする請求項1に記載の電界放出型真空管。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、電界放出の原理により電子を放出する電界放出型真空管の構造に関する。

【0002】

【従来の技術】近年、集積回路又は薄膜の分野において用いられている微細加工技術により、高電界において電子を放出する電界放出型電子源製造技術の進歩はめざましく、特に極めて小型な構造を有する冷陰極としての電子放出体が製造されている。この種の電子放出体は、三極管型の超小型電子管又は超小型電子銃を構成する主要部品の内、最も基本的な電子放出デバイスである。

【0003】これまでに、電子放出体（カソード電極）とゲート電極、及び、放出された電子を収集するアノード電極より構成される種々の電界放出型真空管が試作されているが、そのカソード電極の形状から、基板に垂直な方向に電界を集中させるコーン型と、金属薄膜を加工して基板に平行に電界を集中させるプレーナ型に大別できる。

【0004】特に、コーン型においては、スタンフォード リサーチ インスティテュート (Stanford Research Institute) のシー. エー. スピント (C.A. Spindt) らによって早くから研究が行われており、その電界放出型真空管の動作及び製造方法は、ジャーナル オブ アプライド フィジックス (Journal of Applied Physics) の第47巻、12号、5248～5263項 (1976年12月) に発表された研究報告により公知となっている。この他、シー. エー. スピント等による米国特許第3,789,471号及びエイチ. エフ. グレイ (H.F. Gray) 等による米国特許第4,307,507号及び第4,513,308号により開示されている。

【0005】プレーナ型については、例えば、電子技術総合研究所の伊藤らによって研究され、平成1年度応用物理学会秋季全国大会予稿集28p-k-9等に発表され公知

となっている。

【0006】以下に、公知のコーン型及びプレーナ型の基本的な電界放出型真空管の概略を説明する。

【0007】まず、コーン型について説明する。電界放出型真空管の斜視図を図4に、また、図4のD-D'線の断面図を図5に示す。集積回路又は薄膜の分野における微細加工技術との互換性、低コスト化、及び他の電子回路とのモノリシック化等を考慮して、電極基板101には低抵抗の単結晶シリコン（以下Siと称す）基板が用いられている。電極基板101の上には、多数の円錐形状（コーン型）の電子放出体であるカソード電極（冷陰極チップ）102が形成されており、これらの電子放出体102は、電極基板101と同一の低抵抗単結晶Siか又はタングステン（W）、モリブデン（Mo）等の高融点金属材料で作られている。又、カソード電極102の周囲の電極基板101の上には絶縁層105が形成されており、絶縁層105の上にはさらにゲート電極103が積層されている。これらのカソード電極102及びゲート電極103を覆うように、真空状態の間隔を隔てアノード電極104が設けられている。

【0008】このような構成において、カソード電極102とゲート電極103との間にゲート電圧として100～200V程度の電圧を印加すると、カソード電極102とゲート電極103との間に10⁷V/cm程度の強電界が発生し、電界放出の原理によってカソード電極102より電子が放出される。さらに、アノード電極104に印加された300～500Vのアノード電圧によって、電子はアノード電極104に到達する。

【0009】次に、プレーナ型について説明する。図6は複数個の電子放出部を有する電界放出型真空管の平面図、また、図6のE-E'線の素子断面側面図を図7に示す。この電界放出型真空管はSi基板201上に絶縁層205が形成されており、さらに、その上にカソード電極202、ゲート電極203及びアノード電極204がタングステン（W）、モリブデン（Mo）等の高融点金属材料で作られている。絶縁層205は窒化シリコン（Si₃N₄）膜で形成されている。Si基板201上に絶縁層205を挟んで形成されたカソード電極202と、Si基板201上に絶縁層205を挟んで形成されたゲート電極203との間、及び、カソード電極202とSi基板201上に絶縁層205を挟んで形成されたアノード電極204との間に電圧を印加すると、カソード電極202の鋸歯形状の先端からはゲート電極203によって電界放出の原理に基づいて電子が引き出され、放出された電子はアノード電極204へ向かう。

【0010】

【発明が解決しようとする課題】本発明者は、上記した従来構造の電界放出型真空管を試作し、その電気特性を詳細に測定していく過程において以下の現象を発見した。

3

【0011】この従来構造の電界放出型真空管は、カソード電極とゲート電極とアノード電極より構成される三極管であり、ゲート電圧を一定とした場合、アノード電流とゲート電流の和であるカソード電極からの全放出電流は、アノード電圧に依存せず一定である。即ち、カソード電極から放出される電流は、ゲート電圧によって一義的に決まるということである。そして、アノード電流に対するゲート電流の割合は、アノード電極とカソード電極間の電界に対するゲート電極とカソード電極間の電界の割合にほぼ比例することが分かった。

【0012】これらの結果は、三極管の各電極の配置及び距離関係に大きく依存すると考えられる。現在までに開発された電界放出型の三極管構造においては、カソード電極とゲート電極間の距離は小さいものでサブ μm 程度、カソード電極とアノード電極間の距離は数 μm 以上となっている。即ち、上記現象は、カソード電極とアノード電極間の距離がカソード電極とゲート電極間の距離より非常に大きい(約100倍)位置関係になっていることが主な原因である。

【0013】したがって、上記従来構造の電界放出型真空管において、動作電圧を低減させることを目的として、ゲート電極とカソード電極間の距離を短縮させることが検討されているが、この距離を短縮し過ぎると放出電流は殆どゲート電極に流れてしまう。このため、アノード電流を大きく取るには、アノード電圧を増加しなくてはならないという問題がでてくる。このことは、実用化のために不可欠な、動作電圧の低減とアノード電流の増大の両方を満たすことを困難にしている。現在までに公表されている電界放出型の三極管素子では、優れたものでも、動作電圧が約50Vで電流密度が約10A/cm²程度である。

【0014】

【課題を解決するための手段】本発明は上記問題を解決するため、電子放出体であるカソード電極が電極基板と電気的に導通した構造を成す電界放出型真空管において、カソード電極上に電気的絶縁層を介して形成された電極と、電極基板上に電気的絶縁層を介して形成された電極とを備え、これらの電極をゲート電極あるいはアノード電極として用い、カソード電極における電子放出部とアノード電極との距離が電子放出部とゲート電極との距離と同程度になる電界放出型真空管を提供する。

【0015】また、カソード電極における電子放出部が線状型形状となる電界放出型真空管を提供する。

【0016】

【作用】本発明による電界放出型真空管では、カソード電極における電子放出部とアノード電極との距離を、電子放出部とゲート電極との距離と同程度のサブ μm オーダーにすることができる。これによって、アノード電極を用いてもゲート電極と同程度の低電圧印加で、カソード電極の電子放出部から電子が電界放出の原理によって

4

放出されるのに十分な電界を電子放出部に印加できる。即ち、アノード電極とゲート電極の両方を併せて用いて電子放出部から電子を放出させることができるようになり、その分、ゲート電極において電子放出部から電子を放出させるために必要な印加電圧を低減できる。また、アノード電流も従来に比べ低いアノード電圧で効率良く増大できる。

【0017】さらに、カソード電極における電子放出部が線状を成しているため、点状電子放出部と比べ電子放出面積が広く取れ、それに比例して放出電流密度は増大し、アノード電流を増大できる。

【0018】以上より、素子の実用化のために不可欠な、動作電圧の低減とアノード電流の増大が可能となる。

【0019】

【実施例】以下に本発明に係る実施例について図面を参照して説明する。

【0020】図1は、本発明による電子放出型真空管の一実施例としての三極管構成を示す要部の概略的斜視図である。図2は図1のA-A'線の断面図である。

【0021】図2に示すように、三極管は、電極基板1上に形成された電子放出体であるカソード電極2と、カソード電極2上に電気的絶縁層5を介して形成されたゲート電極3と、電極基板1上に電気的絶縁層6を介して形成されたアノード電極4より構成される。電子放出部7はカソード電極2における鋭角化した先端部である。電子放出部7とアノード電極4との距離は、ゲート電極3と電子放出部7との距離と同程度の大きさに形成されている。

【0022】また、図1に示すように、ゲート電極3とアノード電極4は櫛形に形成され、共に噛み合う用に位置し、その、隙間に線状の電子放出部7を有するカソード電極2が設けられ、少なくとも電子放出部7は真空中に露出している。

【0023】このような構成において、カソード電極2とゲート電極3及びカソード電極2とアノード電極4に電圧を印加すると、電子放出部7に高電界が発生し、電界放出の原理によって電子放出部7から電子が放出される。

【0024】放出された電子は、ゲート電極3とアノード電極4とカソード電極の電位差によって形成される電界分布の勾配の大きいところに集中する軌道を経ながら移動するため、効率良くアノード電流を得よう各電極を制御することが可能となる。

【0025】尚、ここでは、ゲート電極を電極基板1上に絶縁層5を介して形成し、アノード電極をカソード電極2上に絶縁層6を介して形成したが、これとは逆にアノード電極を電極基板1上に絶縁層5を介して形成し、アノード電極をカソード電極2上に絶縁層6を介して形成した構成をとることも可能である。

5

【0026】さらに、ここでは、図1に示すように、カソード電極2とゲート電極3とアノード電極4を楕円形に形成しているが、この楕円の矩形部における略直角なコーナー部位を滑らかな曲率をもつように成型しても同様の効果が得られるのは明らかである。

【0027】次に、図3を参照して本三極管の製造方法の一実施例について説明する。図3(A)に示すように、厚さ0.4mmのn型シリコン(以下Siと称す)基板31(比抵抗 $\rho=0.01\sim0.02\Omega\cdot\text{cm}$)表面に、スピナーを用いレジストを塗布し、そのレジスト層に所望するパターンをウェハステッパーを用いて焼き付け、現像処理を行い、レジストパターン30を設け、所定の領域のみSi基板31表面を露出させる。ここでレジスト層の厚みは約 $1\mu\text{m}$ としている。その後、表面に露出したSi基板31を六フッ化硫黄(SF_6)ガスをういドライエッチングにより、深さ約 $0.7\mu\text{m}$ にSi基板を掘り下げる。

【0028】その後、レジストパターン30を除去すると図3(B)に示すような幅約 $4\mu\text{m}$ のSiの凸部32aが形成される。次に、このようにして、表面を凸部状に成型したSi基板を乾燥酸素中で 950°C の温度において約24時間熱酸化し、シリコン熱酸化層(以下 SiO_2 層と称す)を平坦部で約 3000\AA の厚さに成るよう形成する。その後、フッ化アンモニウム(NH_4F)とフッ酸(HF)と純水から成るバッファフッ酸(BHF)を用いて SiO_2 層を完全に除去すると図3(C)に示すようなSiの鋭角的なエッジを持つ凸部32bが形成される。ここで、熱酸化用酸素の不純物はコールドトラップ法により除去される。

【0029】また、凸部32bのエッジの鋭角性は、バッファフッ酸(BHF)による SiO_2 層の除去前の、 SiO_2 層形成時のシリコン(Si)基板の熱酸化温度に大きく依存し、今回の実験条件では $900\sim1000^\circ\text{C}$ の温度域において、このようなエッジ部の鋭角効果が見い出されている。次に、再度、表面に凸部32bを持つSi基板を乾燥酸素中で、今度は 1000°C の温度において約18時間熱酸化し、 SiO_2 層35aを平坦部で約 3000\AA の厚さに成るよう形成する。

【0030】ここで、Si基板の熱酸化温度を 950°C から 1000°C に変えたのは、エッジにおける鋭角効果を弱めエッジ部周辺においても SiO_2 層を充分厚く形成するためである。その後、蒸着装置を用い、Si基板の熱酸化された凸部32bを有する面に対して垂直に電極材料としてニオブ(以下Nbと称す)を蒸着し、基板上に約 3000\AA 成膜する。これらのNb層は場所により、ゲート電極33とアノード電極34を形成し、図3(D)に示すような構造を得る。

【0031】ここで、ゲート電極33とアノード電極34は、鋭角的なエッジを持つ凸部32bの形状からくるシャドウ効果を用いて成膜されるため電氣的に導通する

6

ことはない。その後、バッファフッ酸(BHF)を用いて SiO_2 層35aの露出部から SiO_2 層35aをエッチングしていくとNb層下のアンダーカットが進むつれ、 SiO_2 層35aは Si_2 層35と Si_2 層36に分かれ、Siが露出してくる。ある程度露出した時点でエッチングは終了し、図3(E)に示すような図2に対応する構造を得る。

【0032】ここで、Si露出部はカソード電極32における電子放出部37となる。これより、電子放出部37とアノード電極34との距離は、電子放出部37とゲート電極33との距離と同程度の大きさに形成されて共にサブ μm オーダーである。尚、電子放出部37はSiの熱酸化工程において熱酸化温度を制御することにより鋭角化されており、このことは、三極管としての動作時にカソード電極とゲート電極及びカソード電極とアノード電極の間に印加される電圧による電子放出部37における電界集中効果を増大させ、電界放出の原理による電子放出部37からの電子放出を容易にし、低電圧動作に非常に有効に働くことを意味する。

【0033】本実施例の図3(B)はドライエッチングによって作製したが、これに限るものではなく、例えば面方位(110)面のSi基板を用いることにより、水酸化カリウム(KOH)水溶液等による化学的異方性ウェットエッチングでも作製可能である。また、ゲート電極33材料およびアノード電極34の材料としてニオブ(Nb)を用いているが、これに限られるものではなく、モリブデン(Mo)、タングステン(W)、クロム(Cr)、チタン(Ti)、ジルコニウム(Zr)、アルミニウム(Al)、ニッケル(Ni)、銅(Cu)等、又は、Nbも含めこれらの合金または積層膜も用いることができる。

【0034】尚、本三極管の動作特性を評価したところ、動作電圧が従来の $1/2$ 以下で、アノード電流密度を従来の約10倍にすることができた。

【0035】

【発明の効果】以上、詳細に説明したように、本発明による電界放出型真空管では、カソード電極における電子放出部とアノード電極との距離を、電子放出部とゲート電極との距離と同程度のサブ μm オーダーにすることができる。これによって、アノード電極を用いてもゲート電極と同程度の低電圧印加で、カソード電極の電子放出部から電子が電界放出の原理によって放出されるのに十分な電界を電子放出部に印加できる。即ち、アノード電極とゲート電極の両方を併せて用いて電子放出部から電子を放出させることができるようになり、その分、ゲート電極において電子放出部から電子を放出させるために必要な印加電圧を低減できる。また、アノード電流も、簡単なゲート電圧とアノード電圧の制御で、従来に比べ低いアノード電圧で効率良く増大できる。さらに、カソード電極における電子放出部が線状を成しているため、

7

点状電子放出部と比べ電子放出面積が広く取れ、それに比例して放出電流密度は増大し、アノード電流を増大できる。以上より、素子の実用化のために不可欠な、動作電圧の低減とアノード電流の増大が可能となる。

【図面の簡単な説明】

【図1】本発明に係る電子放出型真空管の一実施例としての三極管構成を示す要部の概略的斜視図である。

【図2】図1におけるA-A'線の断面図である。

【図3】三極管の製造方法の一実施例について説明するための図である。

【図4】従来のコーン型電界放出型真空管の斜視図である。

8

【図5】図4におけるD-D'線の素子断面図である。

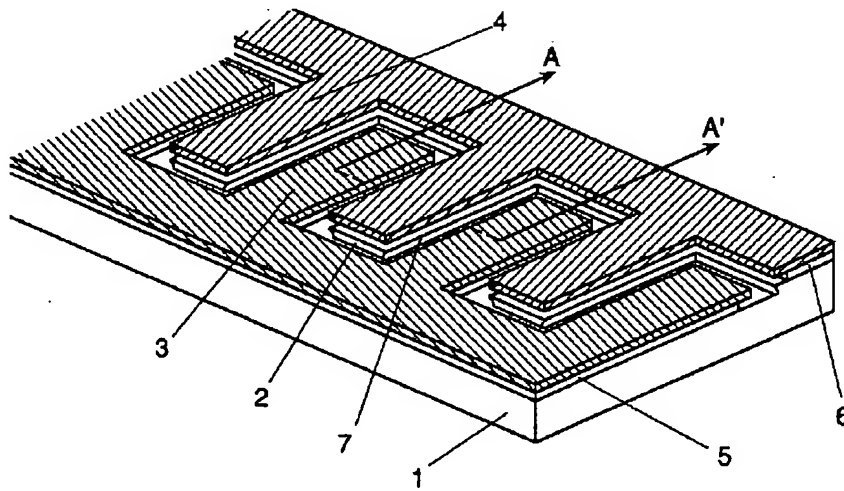
【図6】従来のプレーナ型の複数個の電子放出部を有する電界放出型真空管の平面図である。

【図7】図6におけるE-E'線の素子断面側面図である。

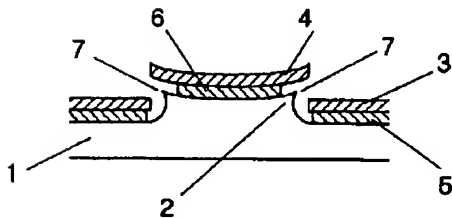
【符号の説明】

- 1, 31, 101, 201 電極基板
2, 32, 102, 202 カソード電極
3, 33, 103, 203 ゲート電極
4, 34, 104, 204 アノード電極
5, 6, 35, 36, 105, 206 電氣的絶縁層
7, 37 電子放出部

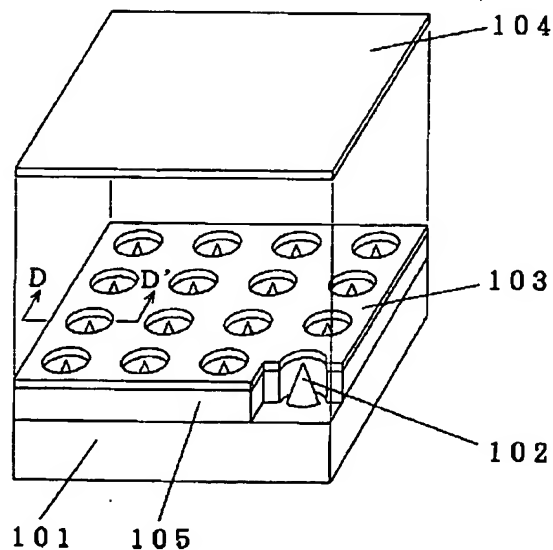
【図1】



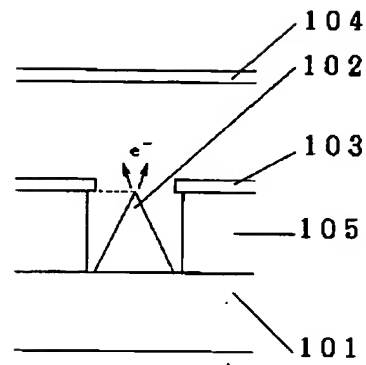
【図2】



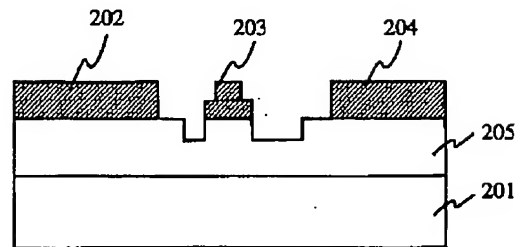
【図4】



【图5】



【図7】



【図6】

